

FPGA QURILMASIDA TAYMER YARATISH

Narziyev Umidjon Zaripovich

Buxoro muhandislik texnologiya instituti AKT kafedrası katta o‘qituvchisi.

Boboyeva Bashorat Xolmurodovna

Jondor tuman 31-maktab boshlang‘ich sinf o‘qituvchisi.

Annotatsiya: Mantiqiy qurilmalar imkoniyatlarini namoyish qilish maqsadida dasturlash tillaridan foydalanish, FPGA qurilmasining displeyini boshqarish.

Kalit so‘zlar: FPGA, Verilog, yetti segmentli displey, mantiqiy integral sxema, mikrosxema, kompilyatsiya.

CREATING A TIMER ON AN FPGA DEVICE

Annotation: Using programming languages to demonstrate the capabilities of logical devices, control the display of the FPGA device.

Keywords: FPGA, Verilog, seven-segment display, logic integrated circuit, chip, compilation.

Hozirgi kunlarda qurilmalarni dasturlash sohasida sezilarli yutuqlarga erishib kelinmoqda. Dasturlanuvchilar (FPGA- Field-Programmable Gate Array)dan foydalanib Verilog dasturlash tili yordamida turli yangi sxemalarni yaratish mumkin.

FPGA qurilmasida 4 ta yetti segmentli displey mavjud bo‘lib, uning segmentlarini boshqarish yordamida turli tasvirlarni hosil qila olamiz. Qurilmaning

ko'rsatmasida har bir segment qaysi pinlarga bog'lanishi to'liq ko'rsatilgan bo'lib, kirish va chiqish signallarini mos pinlarga ulab olishimiz kerak.

Yangi Verilog fayli yaratib olamiz va unga quyidagi kodni kiritamiz.

```

module soat(clk, segsec);
input clk;
output [13:0] segsec;
parameter N = 25;
reg [N-1:0] slow_clk = 0;
reg [7:0] countsec = 0;
always @ (posedge clk)
    slow_clk <= slow_clk + 1'b1;
always @ (posedge slow_clk[N-1])
    if (countsec == 8'b00111011) countsec <= 8'b0;
    else countsec <= countsec + 8'b1;
assign segsec = (countsec == 8'h0 ) ? 16'b10000001000000:
    (countsec == 8'h1) ? 16'b10000001111001://1    0000110  0111111
    (countsec == 8'h2) ? 16'b10000000100100://2    1011011
    ...
    (countsec == 8'h3b) ? 16'b00100100010000://59
    16'b10000001000000;
endmodule

```

Yuqoridagi dastur FPGA qurilmasining soat mikrosxemasidan kirish signali sifatida foydalanadi va chiqish signallari sifatida esa ikkita etti segmentli displeylardan foydalanamiz.

Kompilyatsiya jarayoni yakunlangach, Programmer muhitiga o'tamiz va qurilmani tanlab dasturni yuklaymiz. Qurilma displeyida 00 dan 59 gacha raqamlar ketma-ketlikda 1 sekundli interval bilan namoyish bo'la boshlaydi.

Dastur matnini o‘zgartirgan holda boshqa displeylarni qo‘shish, vaqt oralig‘ini o‘zgartirish, namoyish qilinuvchi sonlarni boshqalariga almashtirish imkoniyatlari ham mavjud hisoblanadi. Mantiqiy qurilmalarni boshqarish va Quartus II muhitida dasturlashni boshlovchilar uchun shu kabi dastur kodlari yaxshi qo‘llanma bo‘lib xizmat qiladi.

Foydalanilgan adabiyotlar:

1. E.D.Karepova "Основы многопоточного и параллельного программирования". Krasnoyarsk. SFU.-2016 y.
2. UZ Narziyev, IB Turayev "Oqimli dasturlash asoslari". Involta Scientific Journal, 6 (2022): 150-152.
3. Makarevich A.G. Эффективная Многопоточность. Minsk 2013 y.
4. Narziev, Umidjon Zaripovich. "Mantiqiy qurilmalarni dasturlashda vhdli dasturlash tilidan foydalanish usullari." Academic research in educational sciences 4 (2020): 492-497.
5. Раззаков, Шавкат Инсанович, Умиджон Зарипович Нарзиев, and Расул Бакдурдиевич Рахимов. "Контроль знаний в системе дистанционного обучения." Молодой ученый 7 (2014): 70-73.
6. Ёдгоров, Ориф Очилович, Умиджон Зарипович Нарзиев, and Нигора Амановна Шарапова. "Классификация различных форм тестирования программного обеспечения." Современные инструментальные системы, информационные технологии и инновации. 2014.
7. Ёдгоров, Ориф Очилович, Шавкат Инсанович Раззаков, and Умиджон Зарипович Нарзиев. "Применение адаптивной фильтрации при распознавании изображений." Современные материалы, техника и технология. 2013.